

#2  
500.38949X00

10864 U.S. PTO  
09/648455  
08/28/00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): Tomio IWASAKI, ET AL.  
Serial No.:  
Filed: AUGUST 28, 2000  
Title: SEMICONDUCTOR DEVICE  
Group:

LETTER CLAIMING RIGHT OF PRIORITY

AUGUST 28, 2000

Honorable Commissioner of  
Patents and Trademarks  
Washington, D.C. 20231


Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the  
applicant(s) hereby claim(s) the right of priority based on  
Japanese Patent Application No.(s) 11-310641 filed November 1,  
1999.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

  
\_\_\_\_\_  
Gregory E. Montone  
Registration No. 28,141

GEM/rdh  
Attachment  
(703) 312-6600

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

JC864 U.S. PTO  
09/648455  
08/28/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。  
This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日  
Date of Application:

1999年11月 1日

出願番号  
Application Number:

平成11年特許願第310641号

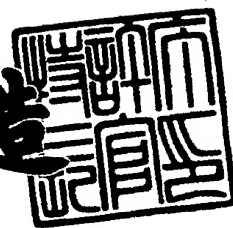
出願人  
Applicant(s):

株式会社日立製作所

2000年 8月11日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2000-3063705

【書類名】 特許願

【整理番号】 1599008531

【提出日】 平成11年11月 1日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明者】

【住所又は居所】 茨城県土浦市神立町 5 0 2 番地

株式会社 日立製作所 機械研究所内

【氏名】 岩▲崎▼ 富生

【発明者】

【住所又は居所】 茨城県土浦市神立町 5 0 2 番地

株式会社 日立製作所 機械研究所内

【氏名】 三浦 英生

【発明者】

【住所又は居所】 茨城県土浦市神立町 5 0 2 番地

株式会社 日立製作所 機械研究所内

【氏名】 中島 隆

【発明者】

【住所又は居所】 茨城県土浦市神立町 5 0 2 番地

株式会社 日立製作所 機械研究所内

【氏名】 太田 裕之

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号

株式会社 日立製作所 半導体グループ内

【氏名】 西原 晋治

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号

株式会社 日立製作所 半導体グループ内

【氏名】 佐原 政司

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【電話番号】 03-3212-1111

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】

半導体基板と、

前記半導体基板の一主面側に形成された主構成材料がアルミニウムである配線とを備え、

前記配線には銅とニッケルとが含有された半導体装置。

【請求項 2】

前記配線は  $0.4 \mu\text{m}$  以下の間隔で隣接する領域を有する請求項 1 記載の半導体装置。

【請求項 3】

前記ニッケルの含有濃度が  $0.02\text{at.}\%$  以上  $1 \text{ at.}\%$  以下である請求項 2 記載の半導体装置。

【請求項 4】

半導体基板と、

前記半導体基板の一主面側に形成された主構成材料がアルミニウムである配線と、

前記配線に隣接する主構成材料がチタンまたは窒化チタンである隣接膜と、を備え、

前記配線には銅とニッケルとが含有された半導体装置。

【請求項 5】

半導体基板と、

前記半導体基板の一主面側に形成された主構成材料がアルミニウムである配線と、を備え、

前記配線には銅とシリコンとが含有された半導体装置。

【請求項 6】

前記配線は  $0.4 \mu\text{m}$  以下の間隔で隣接する領域を有する請求項 5 記載の半導体装置。

【請求項 7】

前記シリコンの含有濃度が0.05at.%以上0.4at.%以下である請求項 6 記載の半導体装置。

【請求項 8】

半導体基板と、

前記半導体基板の一主面側に形成された主構成材料がアルミニウムである配線と

、  
前記配線に隣接する主構成材料がチタンまたは窒化チタンである隣接膜と、を備え、

前記配線には銅とシリコンとが含有された半導体装置。

【請求項 9】

半導体基板と、

前記半導体基板の一主面側に形成された主構成材料がアルミニウムである配線であって、 $0.4\ \mu\text{m}$ 以下の間隔で隣接する領域を有する配線と、

前記配線に隣接する主構成材料がルテニウム、白金、イリジウムからなる群から選ばれる一種類である隣接膜と、を備え、

前記配線には銅が含有された半導体装置。

【請求項 10】

前記配線にはニッケルが0.02at.%以上1at.%以下含有された請求項 9 記載の半導体装置。

【請求項 11】

前記配線にはシリコンが0.05at.%以上0.4at.%以下含有された請求項 9 記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置およびその製造方法に関する。

## 【0002】

## 【従来の技術】

近年、半導体装置の微細化にともない、金属配線の配線幅が小さくなる傾向にある。このため、マイグレーションによるアルミニウム配線の断線やヒロックを防止するために、アルミニウムに銅を0.5%程度含有させる方法が一般的に用いられている。しかし、配線幅だけではなく配線間隔も小さくなる傾向にあるため、配線と配線の間銅を含有した析出物が存在すると、短絡(ショート)不良の原因となってしまう。そこで、高い温度においてアルミニウム膜を成膜することによって銅をアルミニウム中に固溶させた後、冷却時に銅が析出しないように急冷する方法が、例えば特開平8-186175号公報などにおいて提案されている。

## 【0003】

## 【発明が解決しようとする課題】

銅を含有したアルミニウム配線を前記の急冷処理を用いて形成する方法は、さらに配線間隔が小さくなり、 $0.4\mu\text{m}$ 以下になった場合には十分でない。

そこで、本発明の第一の目的は、信頼性の高い半導体装置を提供することにある。また、本発明の第二の目的は、歩留りの高い半導体装置を提供することにある。本発明の第三の目的は、短絡を起こしにくい配線構造を有する半導体装置を提供することにある。

## 【0004】

## 【課題を解決するための手段】

アルミニウム配線における銅の析出は、結晶粒界および結晶粒内の銅原子が拡散することによって進行することが解っている。したがって、析出を防止するためには、アルミニウム配線における銅原子の拡散を抑制すれば良い。そして、発明者らは、銅原子の拡散を抑制する手段を得るために鋭意研究を行った結果、銅の拡散を抑制する添加元素をアルミニウム配線に含有させることによって、析出を防止できることを見出した。また、発明者は、銅の拡散を抑制する隣接膜をアルミニウム配線に接触させることによって、析出を防止できることを見出した。

【 0 0 0 5 】

本願発明の課題は例えば、下記の構成を備えた半導体装置により解決される。

【 0 0 0 6 】

( 1 ) : 半導体基板と、前記半導体基板の一主面側に形成された主構成材料がアルミニウムである配線とを備え、前記配線には銅とニッケルとが含有されていること。

【 0 0 0 7 】

なお、前記配線は  $0.4 \mu\text{m}$  以下の間隔で隣接する領域を有すること、また、前記ニッケルの含有濃度が  $0.02\text{at.}\%$  以上  $1 \text{ at.}\%$  以下であることが望ましい。

【 0 0 0 8 】

( 2 ) : 半導体基板と、前記半導体基板の一主面側に形成された主構成材料がアルミニウムである配線と、前記配線に隣接する主構成材料がチタンまたは窒化チタンである隣接膜（バリア膜）と、を備え、前記配線には銅とニッケルとが含有されていること。

【 0 0 0 9 】

なお、前記配線は  $0.4 \mu\text{m}$  以下の間隔で隣接する領域を有すること、また、前記ニッケルの含有濃度が  $0.02\text{at.}\%$  以上  $1 \text{ at.}\%$  以下であることが望ましい。

【 0 0 1 0 】

( 3 ) : 半導体基板と、前記半導体基板の一主面側に形成された主構成材料がアルミニウムである配線とを備え、前記配線には銅とシリコンとが含有されていること。

【 0 0 1 1 】

なお、前記配線は  $0.4 \mu\text{m}$  以下の間隔で隣接する領域を有すること、また、前記シリコンの含有濃度が  $0.05\text{at.}\%$  以上  $0.4\text{at.}\%$  以下であることが望ましい。

【 0 0 1 2 】

( 4 ) : 半導体基板と、前記半導体基板の一主面側に形成された主構成材料がアルミニウムである配線と、前記配線に隣接する主構成材料がチタンまたは窒化チタンである隣接膜（バリア膜）と、を備え、前記配線には銅とシリコンとが含有されていること。



## 【 0 0 1 3 】

(5) : 半導体基板と、前記半導体基板の一主面側に形成された主構成材料がアルミニウムである配線であって、 $0.4\ \mu\text{m}$ 以下の間隔で隣接する領域を有する配線と、前記配線に隣接する主構成材料がルテニウム、白金、イリジウムからなる群から選ばれる一種類である隣接膜（バリア膜）と、を備え、前記配線には銅が含有されていること。

## 【 0 0 1 4 】

なお、前記配線にはニッケルが $0.02\text{at.}\%$ 以上 $1\text{at.}\%$ 以下含有されていること、または、前記配線にはシリコンが $0.05\text{at.}\%$ 以上 $0.4\text{at.}\%$ 以下含有されていることが望ましい。

ここで、金属配線の主構成材料とは、金属配線に最も多く含まれる材料を意味する。

## 【 0 0 1 5 】

## 【発明の実施の形態】

以下、本発明の実施の形態を図に示した実施例により詳細に説明する。

まず、本発明における第一の実施例である半導体装置における主要部分の断面構造を図 1 に示す。本実施例の半導体装置は、図 1 に示すように、シリコン基板 1 の上に拡散層 2、3、4、5 が形成され、この上にゲート絶縁膜 6、7 およびゲート電極 8、9 が形成されることによって MOS トランジスタが構成されている。ゲート絶縁膜 6、7 は、例えばシリコン酸化膜あるいは窒化珪素膜であり、ゲート電極 8、9 は、例えば多結晶シリコン膜や金属薄膜、あるいは金属シリサイド膜あるいはこれらの積層構造である。MOS トランジスタは、例えばシリコン酸化膜からなる素子分離膜 10 によって分離されている。前記ゲート電極 8、9 の上部および側壁には例えばシリコン酸化膜からなる絶縁膜 11、12 が形成されている。MOS トランジスタの上部全面には、例えば BPSG (Boron-Doped Phospho Silicate Glass) 膜や SOG (Spin On Glass) 膜、あるいは化学気相蒸着法やスパッタ法で形成したシリコン酸化膜や窒化膜等からなる絶縁膜 13 が形成されている。絶縁膜 13 に形成されたコンタクトホールには拡散防止用の隣接導電体膜（第一導電体膜）14a、14b に被覆された主導電体膜 15 からなるプラグが形成さ

れ、拡散層 2、3、4、5 に接続されている。このプラグを通じて、拡散防止用の隣接導電体膜 1 6 a、1 6 b に被覆された主導電体膜 1 7 からなる第一積層配線が接続されている。この積層配線は、例えば、隣接導電体膜 1 6 a をスパッタ法等により成膜した後、主導電体膜 1 7 をスパッタ法等により形成し、この上に隣接導電体膜 1 6 b をスパッタ法等により形成してから、エッチングによって配線パターンをつくることにより得られる。このエッチングの際に、銅を含有した析出物がエッチングされずに残ると、配線間隔 2 8 が狭い場合には短絡を起こしてしまう。第一積層配線の上には、絶縁膜 2 1 に形成されたコンタクトホールに隣接導電体膜 1 9 に被覆された主導電体膜 2 0 からなるプラグが形成され、前記積層配線に接続されている。このプラグを通じて、隣接導電体膜 2 2 a、2 2 b に被覆された主導電体膜 2 3 からなる第二積層配線が接続されている。この第二の積層配線は、例えば、隣接導電体膜 2 2 a をスパッタ法等により成膜した後、主導電体膜 2 3 をスパッタ法等により形成し、この上に隣接導電体膜 2 2 b をスパッタ法等により形成してから、エッチング等によって配線パターンをつくることにより得られる。

## 【0 0 1 6】

ここで、例えば第一積層配線や第二積層配線における主導電体膜 1 7 や主導電体膜 2 3 の主構成材料はアルミニウムであり、これらにはマイグレーション耐性を強くするために銅が添加されている。本実施例では、配線間隔 2 8、2 9 が  $0.4\mu\text{m}$  以下の場合でも、銅析出による短絡が起こらないように、主導電体膜 1 7 や主導電体膜 2 3 にはニッケルとシリコンのうちのすくなくとも一種の元素が添加されている。添加させる方法としては、例えば、合金のターゲットを用いたスタッパ法や、複数のターゲットを用いた多元スパッタ法を用いる。銅、ニッケル、シリコンの添加濃度については、本実施例の効果と合わせて以下に説明する。

## 【0 0 1 7】

本実施例の効果を詳しく説明するために、分子動力学シミュレーションによる解析例を示す。分子動力学シミュレーションとは、例えばジャーナルオブアプライドフィジックス(Journal of Applied Physics)の第 5 4 巻(1 9 8 3 年発行)

の 4864 ページから 4878 ページまでに記述されているように、原子間ポテンシャルを通して各原子に働く力を計算し、この力を基にニュートンの運動方程式を解くことによって各時刻における各原子の位置を算出する方法である。

なお、本実施例では、上記の分子動力学法に電荷移動を取り入れて異種元素間の相互作用を計算することにより、以下の関係を求めることができた。

#### 【0018】

本実施例の主な効果は、ニッケルやシリコンの添加により銅の析出を防止することにあり、銅の添加がマイグレーション防止に有効であることは既によく知られている。しかし、銅の含有濃度を適正な値に限定するために、はじめにマイグレーション防止効果に対する銅濃度依存性について示す。マイグレーションとは、アルミニウム原子が熱、応力、電流の影響によって拡散し、ボイドやヒロックを形成する現象であり、拡散係数が大きいほど起こりやすい。したがって、マイグレーション防止効果は、拡散係数の減少率によって示すことができる。分子動力学シミュレーションにより拡散係数を計算する方法については、例えばフィジカルレビュー B (Physical Review B) の第 29 巻 (1984 年発行) の 5363 ページから 5371 ページまでに記述されている。

#### 【0019】

アルミニウム結晶の粒界および粒内におけるアルミニウム原子の粒界拡散係数  $D_{GB}$ 、粒内拡散係数  $D_{IN}$  の銅濃度依存性を解析した結果を図 2、3 に示す。図では、銅を添加していない場合の粒界拡散係数、粒内拡散係数をそれぞれ  $D_{GB0}$ 、 $D_{IN0}$  として結果を示した。図 2 からわかるように、銅濃度が 0.01at.% 以上になると拡散を抑制する効果が顕著となり、0.02at.% で効果はほぼ飽和する。また、図 3 からわかるように、銅濃度が 2at.% を超えると拡散を抑制する効果が弱くなり始める。これは、添加元素があまり多くなると、主構成材料であるアルミニウムの結晶構造が乱されるので、拡散が活発になるためである。したがって、マイグレーション耐性を良好にするためには、銅の濃度は 0.02at.% 以上 2at.% 以下がより好ましい。これらは 700K における解析結果であり、銅がアルミニウム結晶中に固溶した状態のものである。500K に設定すると銅の析出が見られるが、この場合でも同様に銅の添加効果を示すことができる。また、他の温度でも同様の効

果を示すことができる。

#### 【0020】

次に、ニッケルの添加による銅の析出防止効果について説明する。温度を500 Kに設定して銅が析出するシミュレーションを行ない、析出速度 $V$ のニッケル濃度依存性を解析した結果を図4、5に示す。図では、ニッケルを添加していない場合の析出速度を $V_0$ として結果を示した。シミュレーションにおける析出速度は、アルミニウム結晶中の銅原子の集まった部分に銅原子がさらに集まる速度を意味し、単位時間に集まる銅原子の個数で定義される。図4からわかるように、ニッケル濃度が0.008at.%以上になると銅の析出を防止する効果が顕著となり、0.02at.%で効果はほぼ飽和する。また、図5からわかるように、ニッケル濃度が1at.%を超えると銅の析出を防止する効果が弱くなりはじめる。したがって、銅の析出を防止するためには、ニッケル濃度は0.02at.%以上1at.%以下がより好ましい。

#### 【0021】

続いて、シリコンの添加による銅の析出防止効果について説明する。温度を500 Kに設定して銅が析出するシミュレーションを行ない、析出速度 $V$ のシリコン濃度依存性を解析した結果を図6、7に示す。図では、シリコンを添加していない場合の析出速度を $V_0$ として結果を示した。図6からわかるように、シリコン濃度が0.02at.%以上になると銅の析出を防止する効果が顕著となり、0.05at.%で効果はほぼ飽和する。また、図7からわかるように、シリコン濃度が0.4at.%を超えると銅の析出を防止する効果が弱くなりはじめる。したがって、銅の析出を防止するためには、シリコン濃度は0.05at.%以上0.4at.%以下がより好ましい。

#### 【0022】

なお、従来、アルミニウム配線がシリコン基板やシリコン酸化膜からシリコン原子を吸い上げることを防止するという目的で、アルミニウム配線にシリコンを約1 at.%添加することが知られているが、この添加量では銅の析出を防止することは期待できない。

#### 【0023】

以上のニッケルとシリコンの効果は、銅が析出する温度であれば500 K以外の

場合でも同様に示すことができる。温度が350K以下になると銅の析出は本シミュレーションでは確認できないほど遅くなった。また、550K以上の高温になると固溶しやすくなるため、析出は起こりにくくなる。以上より、350Kから550Kのあいだの温度が最も析出しやすい温度といえる。したがって、析出を防止するためには、ニッケルやシリコンを添加する方法と、550K以上で成膜した後で急冷して350K以下に温度を下げる方法を組み合わせることが、より好ましい。ここでは、自然放置する場合に比べて早く冷却することを急冷と呼ぶ。急冷には、例えば冷却用のガスや流体を用いる。また、急冷する前に十分に固溶した状態を実現するために、原子堆積が終了した後、例えば5秒以上高温状態に保ってから急冷するのが好ましい。急冷した後で、エッチング等によって配線パターンを形成する前に熱処理を行なう場合には、銅の析出を防止するために、550K以上の高温で熱処理を行なうのが好ましく、冷却させる際には、急冷するのが好ましい。

#### 【0024】

図4と図6を比較すると、ニッケルのほうがシリコンよりも析出防止効果が強いことがわかる。また、ニッケルを添加するほうがシリコンを添加するよりも、アルミニウム配線の抵抗を低くすることができる。一方、シリコンの添加には、アルミニウム配線がシリコン基板やシリコン酸化膜からシリコン原子を吸い上げることを防止するという別の効果もある。

#### 【0025】

次に、本発明における第二の実施例である半導体装置における主要部分の断面構造を図8に示す。第二の実施例の第一の実施例との違いは、第一積層配線、第二積層配線において、主導電体膜17、23のバリア膜16a、16b、22a、22bの外側にさらに別のバリア膜26a、26b、27a、27bが形成されている点である。図には示さないが、さらに外側に一層以上の別のバリア膜が形成されていてもよい。また、主導電体膜17、23のバリア膜の層数は同じでなくてもよい。また、主導電体膜17、23のバリア膜の上と下の層数は異なってもよい。主導電体膜17、23が銅の添加されたアルミニウムである場合には、銅の析出防止のために、ニッケルやシリコンが添加されていることが好ましいと

いう点は、第一の実施例と同様である。さらに銅の析出を起こりにくくするためには、バリア膜 1 6 a、1 6 b、2 2 a、2 2 bの主構成材料が、ルテニウム、白金、イリジウムからなる群から選ばれる一種類であることが好ましい。ルテニウム、白金、イリジウムをバリア膜材料として使用した効果を以下に説明する。バリア膜をアルミニウム膜に接触させて、銅の析出速度 $V$ を解析した結果を図 9、図 1 0 に示す。図 9 では、例として、銅濃度が 0.5at.% であり、ニッケル濃度が 0.1 at.% である場合の結果を示す。また、図 1 0 では、例として、銅濃度が 0.5at.% であり、シリコン濃度が 0.1at.% である場合の結果を示す。図 9、図 1 0 では、通常バリア膜に用いられている窒化チタンを用いた場合の析出速度を $V_{TiN}$ として結果を示した。これらの図より、ルテニウム、白金、イリジウムをバリア膜として使用した場合には、窒化チタンをバリア膜とした場合と比較して、銅の析出が抑制されることがわかる。ルテニウム、白金、イリジウムをバリア膜 1 6 a、1 6 b、2 2 a、2 2 bとして用いる場合には、絶縁膜 1 3、2 1、2 5 との密着性を向上させるために、バリア膜 2 6 a、2 6 b、2 7 a、2 7 bには窒化チタン膜やチタン膜、あるいはこれらの積層膜を用いるのが好ましい。プラグの主導電体膜 1 5、2 0 には、銅とニッケルまたは銅とシリコンを添加したアルミニウムを用いてもよく、また、例えばタングステンやシリコンのような別の材料を用いてもよい。また、主導電体膜 1 7、2 3 のような、配線を形成する膜の全てに、銅とニッケルまたは銅とシリコンを添加したアルミニウムを用いずに、一部に使用してもよい。

#### 【0 0 2 6】

##### 【発明の効果】

本発明によれば、信頼性の高い半導体装置を提供できる。また、歩留りの高い半導体装置を提供できる。また、短絡を起こしにくい配線構造を有する半導体装置を提供できる。

##### 【図面の簡単な説明】

【図 1】本発明の第一の実施例に係る、半導体装置の主要部の断面図である。

【図 2】本発明に係る、アルミニウムの拡散係数に対する銅濃度の依存性を低濃度領域について示した図である。

【図 3】本発明に係るアルミニウムの拡散係数に対する銅濃度の依存性を高濃度領域について示した図である。

【図 4】本発明に係る、銅の析出速度のニッケル濃度依存性を低濃度領域について示した図である。

【図 5】本発明に係る、銅の析出速度のニッケル濃度依存性を高濃度領域について示した図である。

【図 6】本発明に係る、銅の析出速度のシリコン濃度依存性を低濃度領域について示した図である。

【図 7】本発明に係る、銅の析出速度のシリコン濃度依存性を高濃度領域について示した図である。

【図 8】本発明の第二の実施例に係る、半導体装置の主要部の断面図である。

【図 9】本発明に係る、銅とニッケルの添加されたアルミニウム膜にバリア膜を接触させた場合について銅の析出速度のバリア膜材料依存性を示した図である。

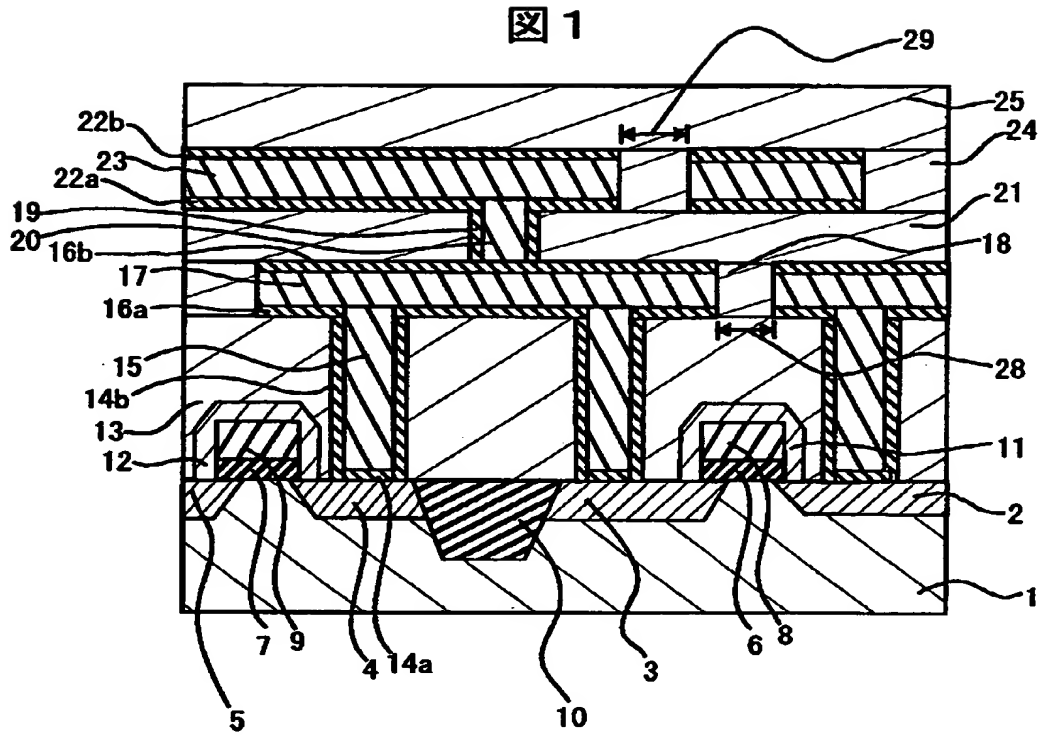
【図 10】本発明に係る、銅とシリコンの添加されたアルミニウム膜にバリア膜を接触させた場合について銅の析出速度のバリア膜材料依存性を示した図である。

【符号の説明】

1…シリコン基板、2、3、4、5…拡散層、6、7…ゲート絶縁膜、8、9…ゲート電極、10…素子分離膜、11、12、13、18、21、24、25…絶縁膜、14 a、14 b、16 a、16 b、19、22 a、22 b…バリア隣接導電体膜、15、17、20、23…主導電体膜、26 a、26 b、27 a、27 b…バリア膜、28、29…配線間隔。

【書類名】 図面

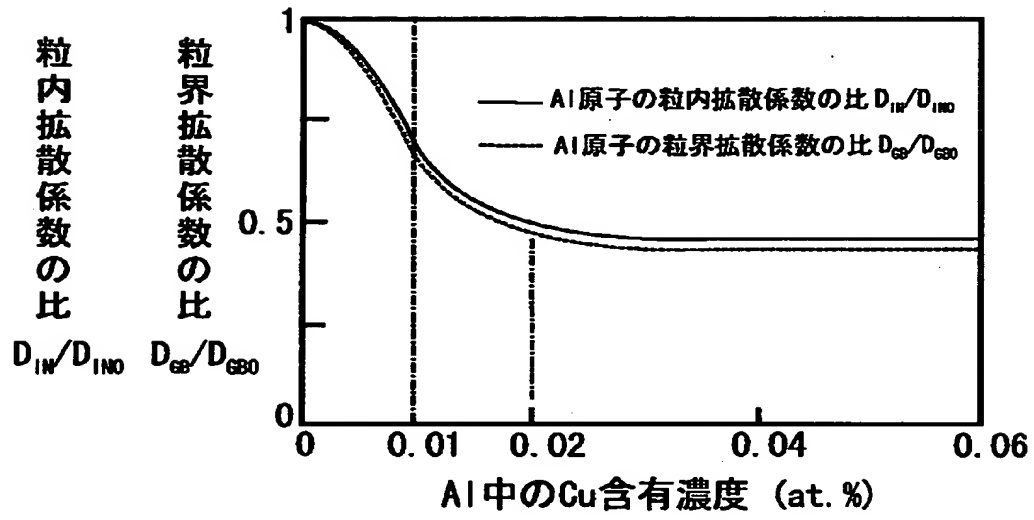
【図 1】





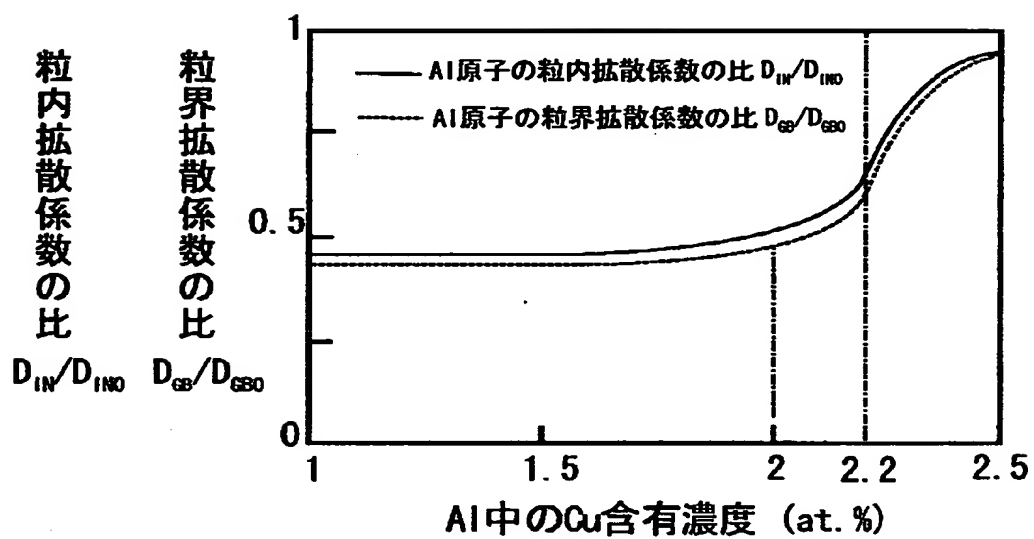
【図 2】

図 2



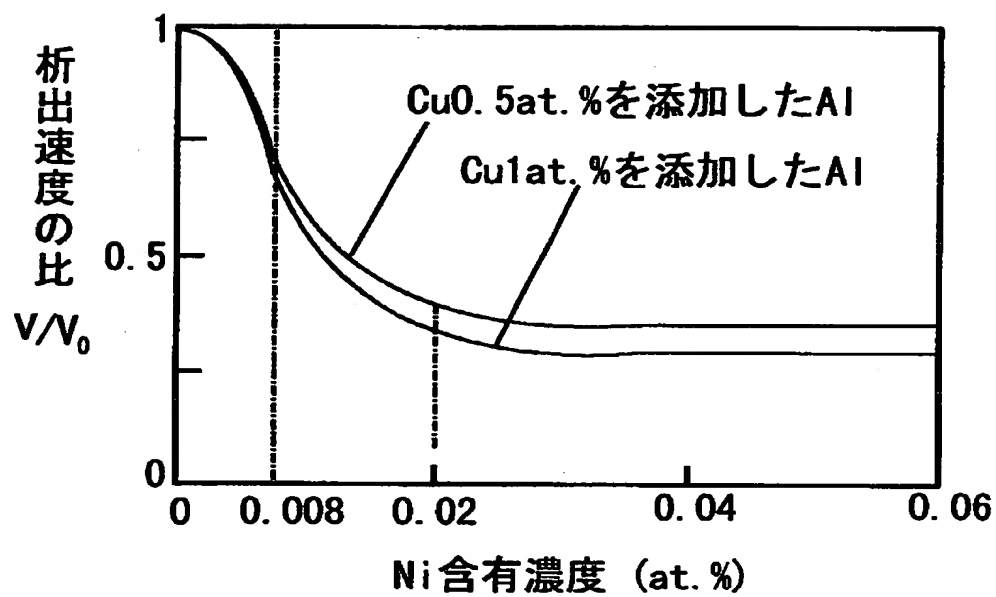
【図 3】

図 3



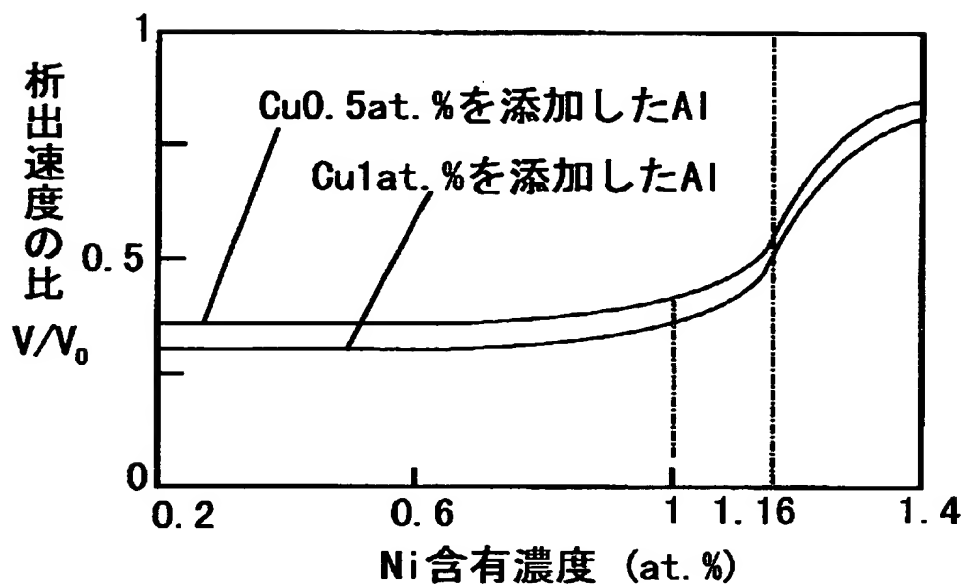
【図 4】

図 4



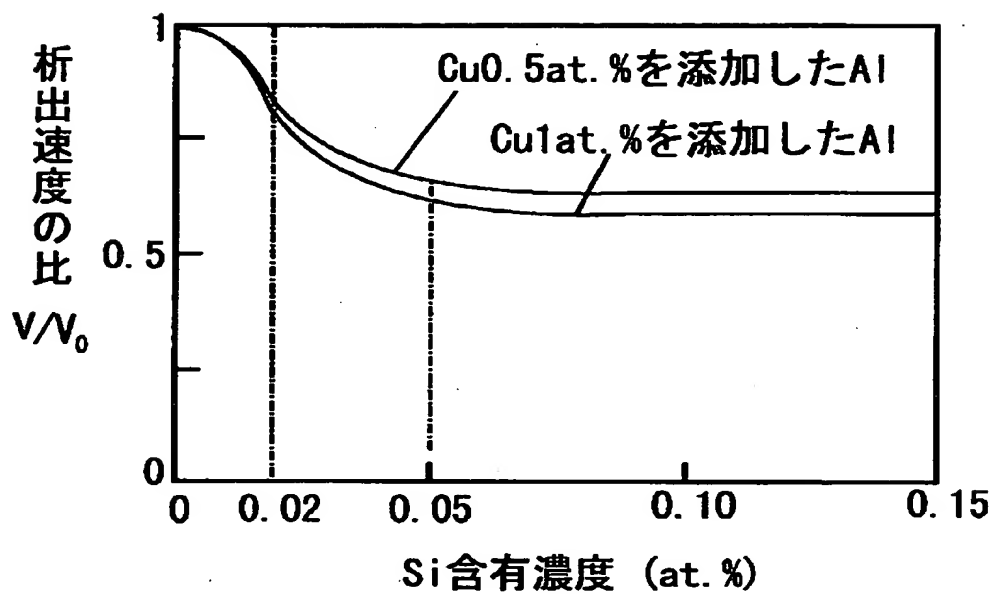
【図5】

図 5



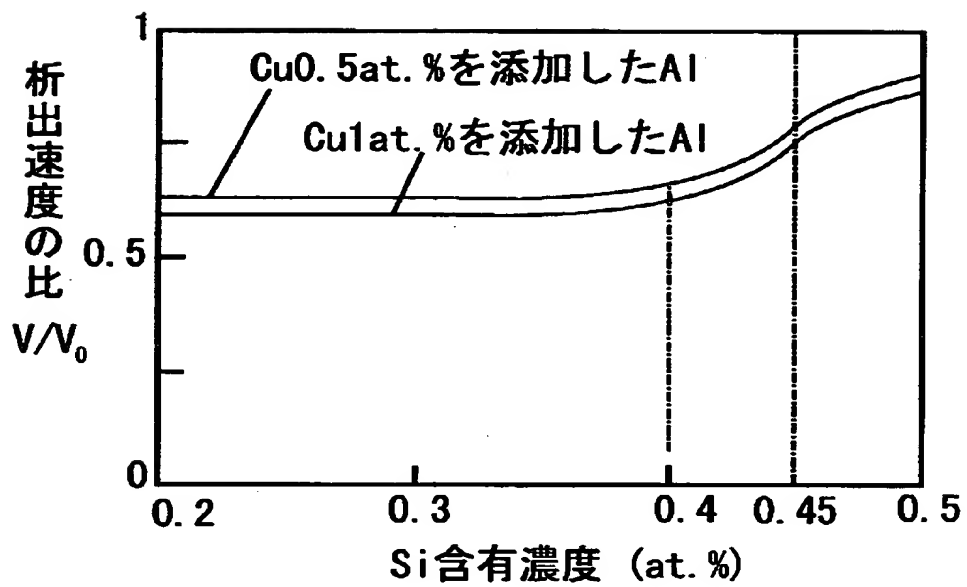
【図 6】

図 6

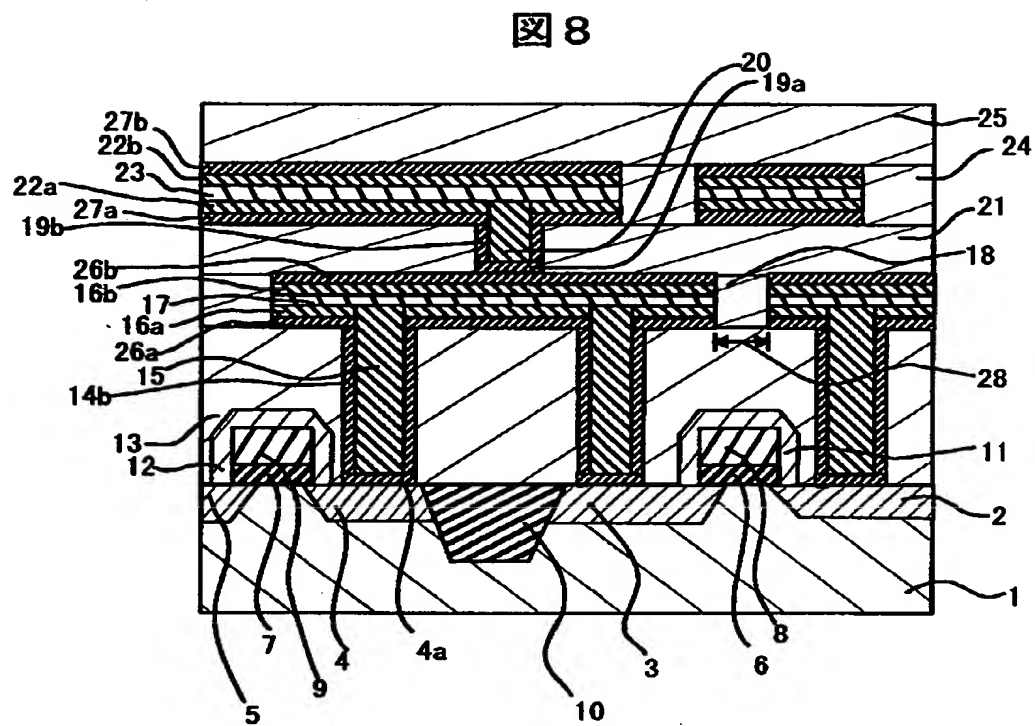


【図7】

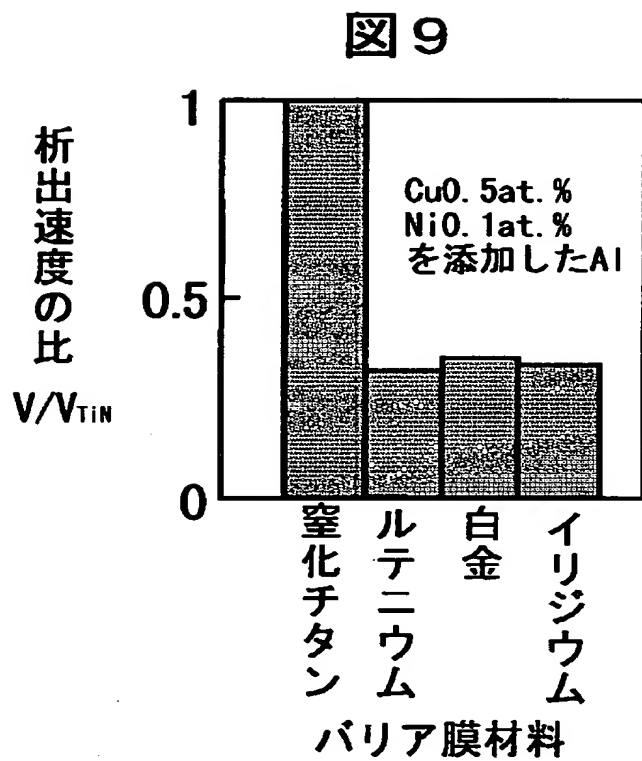
図 7



【図 8】



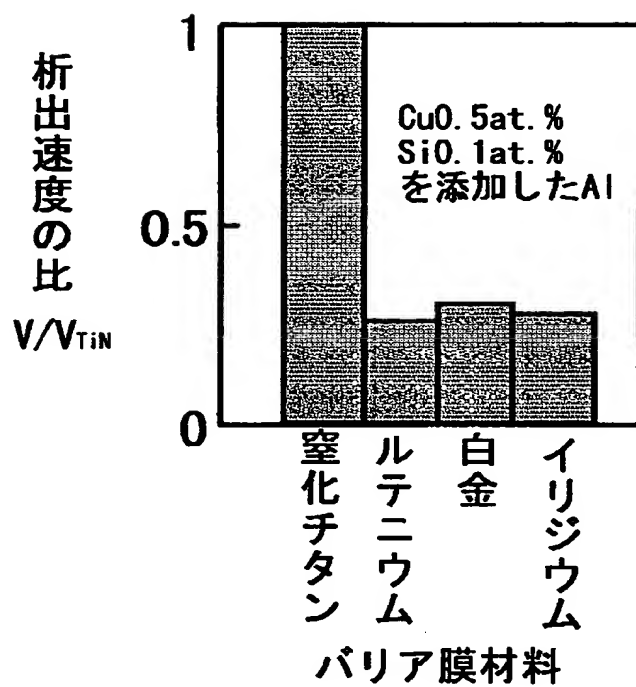
【図 9】





【図 1 0】

図 1 0



【書類名】 要約書

【要約】

【課題】

信頼性の高い半導体装置を提供する。また、歩留りの高い半導体装置を提供する。また、短絡を起こしにくい配線構造を有する半導体装置を提供する。

【解決手段】

シリコン基板の一主面側に、アルミニウムを主構成材料とし、添加元素として銅を含有した金属配線を備えた半導体装置において、前記金属配線層に銅の析出を抑制する元素を含有させるか、あるいは、前記金属配線層に銅の析出を抑制する隣接膜を接触させる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 1 0 8 ]

1. 変更年月日	1 9 9 0 年 8 月 3 1 日
[変更理由]	新規登録
住 所	東京都千代田区神田駿河台 4 丁目 6 番地
氏 名	株式会社日立製作所